

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-125071

(43)Date of publication of application : 17. 05. 1989

(51) Int. Cl.

H04N 5/335

H01L 27/14

H01L 31/08

H04N 1/028

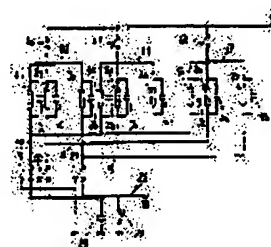
(21)Application number : 62-282459 (71)Applicant : MATSUSHITA ELECTRIC IND  
CO LTD(22)Date of filing : 09. 11. 1987 (72)Inventor : YAMAGUCHI KAZUFUMI  
YAMAMOTO YASUNAGA  
HASHIMOTO HISATSUGU  
YAMASHITA ICHIRO

(54) IMAGE SENSOR

(57) Abstract:

PURPOSE: To improve S/N and to read information from an original with a high sensitivity by forming a photoelectric conversion element with a photoconductive body and a capacitor connected in parallel with said body, and outputting a video signal from said element in the charge accumulation mode.

CONSTITUTION: The photoconductive bodies 1a 9a are produced with an amorphous Si thin film or a CdS-CdSe film and an ohmic electrode, while the capacitors 1b 9b are formed with SiO<sub>2</sub> or SiN for its dielectric on the same substrate at the photoconductive bodies. A scanning circuit is formed with an X-Y matrix circuit or a shift register circuit, a charging current is made sequentially flow through the respective photoconductive elements of the array of the photoconductive element, so that a video signal is obtained in the charge accumulation mode. As a result, the photocurrent is enhanced, hence a video signal output can be made further large in the charge accumulation mode, and the S/N can be remarkably improved. Since a considerably large video signal output can be obtained even when the magnifying ratio of the photocurrent in the photoconductive body is made small, the decrease in the photoresponse speed of this body can be suppressed minimum.



LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's  
decision of rejection]  
[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]  
[Date of final disposal for  
application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's  
decision of rejection]  
[Date of requesting appeal against  
examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998, 2000 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平1-125071

⑤ Int. Cl.

識別記号

庁内整理番号

③ 公開 平成1年(1989)5月17日

H 04 N 5/335

H 01 L 27/14

31/08

H 04 N 1/028

E-8420-5C

C-8122-5F

H-6851-5F

A-7334-5C

審査請求 未請求 発明の数 1 (全5頁)

④ 発明の名称 イメージセンサ

① 特 願 昭62-282459

② 出 願 昭62(1987)11月9日

⑦ 発 明 者	山 口	和 文	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑦ 発 明 者	山 本	泰 永	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑦ 発 明 者	橋 本	久 嗣	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑦ 発 明 者	山 下	一 郎	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑦ 出 願 人	松下電器産業株式会社			大阪府門真市大字門真1006番地
⑦ 代 理 人	弁理士 中尾 敏男			外1名

明 細 書

1. 発明の名称

イメージセンサ

2. 特許請求の範囲

(1) 光電変換素子のアレイ、走査回路等からなるイメージセンサにおいて、光電変換素子が光導電体および光導電体に並列に接続したコンデンサからなり、電荷蓄積モードで光電変換素子から映像信号を出力させる手段を備えたことを特徴とするイメージセンサ。

(2) 光導電体がアモルファスSi膜、コンデンサの誘電体がSiO<sub>2</sub>膜またはSiN膜からなり、これらを同一基板上に形成させたことを特徴とする特許請求の範囲第(1)項記載のイメージセンサ。

(3) 光導電体がCdS-CdSe膜、コンデンサの誘電体がSiO<sub>2</sub>膜またはSiN膜からなり、これらを同一基板上に形成させたことを特徴とする特許請求の範囲第(1)項記載のイメージセンサ。

(4) 光電変換素子の光電流による減衰電圧をサンプリングすることにより、露光量 $\Sigma$ として、1-

0.5に比例する映像出力信号を得ることを特徴とする特許請求の範囲第(1)項記載のイメージセンサ。

3. 発明の詳細な説明

産業上の利用分野

情報処理機器の進展に伴って、その入力装置として、イメージセンサのニーズが高まっている。本発明は原稿情報を高感度で読み取れることを可能にした密着型であるイメージセンサに関するものである。

従来の技術

一般に、イメージセンサは光電変換素子のアレイと走査回路からなり、空間的な明暗の分布を時系列の電気信号に変換する機能を有する。読み取り光学系のコンパクト化、低価格化を目的として、原稿の等倍像を読み取る密着型イメージセンサが開発され、実用化されている。密着型イメージセンサは薄膜型とSiマルチチップ型に分けられ、例えば、CdS-CdSeイメージセンサ、アモルファスSiイメージセンサは前者に、CCDマルチチップイメージセンサ、バイポーラICマルチチップイメージ

センサは後者に属する。薄膜型イメージセンサは薄膜プロセスによりセンサ部の長尺化、一体化が可能であるという長所があるが、感度、走査速度等の性能でSiマルチチップ型に劣る。一方、Siマルチチップ型はセンサのチップサイズがSiウエハサイズで制限されるため、長尺化のためには複数のチップを基板上に配列する必要があり、高価格になるが感度、走査速度等の点で薄膜型より優れている。

薄膜型イメージセンサは光電変換部に薄膜フォトリソを用いたものと、光導電素子を用いたものがある。フォトリソ型は光電流が低く ( $\sim 1 \text{ nA/lux} \cdot \text{cm}^2$ )、電荷蓄積モードでの駆動によって映像信号出力の増大を図っている。光導電型は光電流がフォトリソ型に比べて高い (アモルファスSiで  $\sim 100 \text{ nA/lux} \cdot \text{cm}^2$ 、CdS - CdSeで  $\sim 2 \mu \text{ A/lux} \cdot \text{cm}^2$ ) が、駆動は直接法であるために、蓄積効果による映像信号の増大はない。

以上の説明で分るように、薄膜型は製作が容易で低コスト化の可能性があるが、感度、S/N、読

み取り速度等の点で問題を残している。

発明が解決しようとする問題点

薄膜型イメージセンサにおいて、フォトリソ型は感度が低く、映像出力信号の S/N 比が低い。光導電型は光導電キャリアの増倍作用のために、比較的、感度は高い (フォトリソ型の 100 倍～1000 倍の光電流) が、キャリアの増倍率のアップと共に、光応答速度が小さくなり、高速読み取りができなくなる。

問題点を解決するための手段

光電変換素子を光導電体および、光導電体に並列に接続したコンデンサで構成する。光導電体はアモルファスSi薄膜またはCdS-CdSe膜およびオーミック電極で作成し、コンデンサはSiO<sub>2</sub>またはSiNを誘電体として光導電体と同一基板上に形成する。走査回路はX-Yマトリクス回路またはシフトレジスタ回路で構成し、これにより、前記の光導電素子のアレイの各光導電素子に順次、充電電流を流し、電荷蓄積モードで映像信号を得る。

作用

光導電体の増倍効果により、光電流を増倍させ、かつ、光導電体および並列に接続したコンデンサの動作により、電荷蓄積モードで映像信号を得ることができる。これにより、光電流を増大させ、電荷蓄積モードにより、映像信号出力を更に大きくすることが可能になり、S-N比が大幅に改善することができる。また、光導電体の光電流の増倍率を小さくしても、かなり大きな映像信号出力を得ることができるため、キャリアのライフタイムが小さい材料も使用可能となり、光導電体の光応答速度の低下最小限に抑えることができる。また、露光量  $x$  として映像出力信号が  $1 - e^{-x}$  に比例し、低露光域で増大が取り易い。

実施例

以下、本発明の一実施例を図面を参照しながら説明する。第1図は本発明によるイメージセンサの回路図である。1a、2a、…9aは光導電体で、1b、2b、…9bはコンデンサである。1aと1b、2aと2b、…3aと3bというように、光導電体とそれに並列に接続したコンデンサによって、電荷蓄積モードで

映像信号を得ることができる光電変換素子が形成される。10、11、12は光電変換素子のアレイの共通電極、13、14、15は光電変換素子のアレイの個別電極である。16、17、18は共通電極側のスイッチで、19、20、21は個別電極側のスイッチである。これらのスイッチはCMOSタイプのアナログスイッチで構成することができる。22は映像信号出力ライン、23は映像信号出力ラインの寄生容量、24はリセットスイッチである。

次に、このイメージセンサの動作を説明する。読み取り光電変換素子は共通電極側スイッチおよび個別電極側スイッチの状態が決まり、いわゆるX-Yマトリクス方式による走査方式である。第1図の状態では、リセットスイッチ24がONであれば、光電変換素子1a、1bに充電電流が流れ、電子間電圧  $V'$  まで充電される。光電変換素子の電子間電圧が  $V$  のときの光電流  $I$  は  $\phi V$  である。そこで、 $\phi$  は光導電効果による導電率である。コンデンサの容量を  $C$  とすると、共通電極側または個別電極側のアナログスイッチがOFFであれば、その光電

変換素子のコンデンサの端子間電圧は次式に示すような勾配で低下する。

$$\frac{dV}{dt} = -\frac{\sigma V}{C} \quad \dots\dots\dots (1)$$

$t=0$  で  $V=V^*$  という境界条件で解くと

$$V = V^* \cdot e^{-\sigma t/C} \quad \dots\dots\dots (2)$$

が得られる。従って、光導電率による放電によって生じた光電変換素子の端子電圧の変化  $\Delta V$  は

$$\Delta V = (V^* - V) = V^* (1 - e^{-\sigma t/C}) \quad \dots\dots\dots (3)$$

この後、共通電極スイッチおよび個別電極スイッチが共にONになって、その光電変換素子がアクセスされる。第2図に示すタイミングチャートに於て、アクセスのタイミングは信号読み取りのタイミングと再充電のタイミングに分かれ、信号読み取りのタイミングで映像信号出力ラインに映像信号電圧が出力され、その後のリセットスイッチをONにすることによるリセットタイミングで光電変換素子に再充電電流が流れ、充電電圧  $V^*$  まで再充電される。映像信号出力ライン22の寄生容量を

Siの光導電率  $\sigma$  は前記のデータより、100luxの照射で、 $1 \times 10^{-8} \text{ A/V}$  である。付加したコンデンサの容量30pf、蓄積時間1msとすると、

$$\sigma t/C = 1 \times 10^{-8} \times 1 \times 10^{-3} / 3 \times 10^{-11} = 0.33$$

従って、充電電圧10Vとして、式(3)より蓄積後のコンデンサの端子間電圧の変化  $\Delta V$  は次のようになる。

$$\Delta V = 10 \times (1 - e^{-0.33}) = 2.81 \text{ (V)}$$

映像信号出力ラインの寄生容量  $C_0$  を 100pf とすると、映像出力電圧  $V_o$  は式(4)より次のようになる。

$$V_o = \Delta V \times \frac{C}{C + C_0} = 2.81 \times \frac{30}{130} = 0.65 \text{ (V)}$$

従って、直接法の場合の約65倍の感度を得られ、S/N比も大幅に向上する。蓄積時間が長く、または  $C_0$  を小さくすることによって、感度が更に向上する。

第3図、第4図は夫々、光電変換素子の平面構造および断面構造を示す。25は光導電体膜、26は光導電膜とオーミック接合を形成する導体からなる共通電極、27は光導電体膜とオーミック接合を

$C_0$  とすると、映像出力電圧  $V_o$  は次のようになる。

$$V_o = \frac{C}{C + C_0} \times \Delta V = \left\{ \frac{C}{C + C_0} \right\} \times V^* (1 - e^{-\sigma t/C}) \quad \dots\dots\dots (4)$$

光強度に比例するパラメータは  $\sigma$  であり、 $t$  は蓄積時間と見なせる。映像信号は露光量に対して直線的に増大しないが、 $\sigma t/C \ll 1$  の場合には露光量に対してほぼリニアな関係になる。逆に、この非直線性により低露光域で階調を取り易くなり、応用面で長所となり得る。

アモルファスSiの光導電素子を例に取り、非蓄積法による場合と前記のコンデンサを付加した蓄積法による場合との映像信号の大きさ(感度)の比較をする。アモルファスSiの光導電素子の光電変換性能は大体つぎのような値である。照度 100 lux、印加電圧10V、解像度 8 dots/mm で光導電率  $\sigma$  は約  $100 \text{ nA/V}$  である。非蓄積法では負荷抵抗に光導電率を流し、その端子電圧から映像信号電圧を得ている。負荷抵抗100kΩの場合の映像出力電圧は0.01Vになる。次に蓄積法の場合について、式(3)、(4)を参照しながら説明する。アモルファス

形成する個別電極、28はコンデンサを形成する誘電体膜である。なお、29は基板であり、ガラス、石英等の透明板であれば、基板側から光を入射させることができる。つまり、光電変換素子は共通電極、光導電体膜、個別電極からなる光導電素子部と、共通電極、誘電体膜、個別電極からなるコンデンサとを並列に接続した構成となっている。光導電体膜はアモルファスSi膜またはCdS-CdSe膜で、誘電体膜はSiO<sub>2</sub>膜、またはSiN膜で形成することができる。この光電変換素子は薄膜技術により、長尺基板上に形成することが可能であり、密着型イメージセンサを容易に作成することが可能である。

第5図は本発明における第2の実施例の回路図を示す。光電変換素子は第1の実施例と同様に、光導電体1a、2a、...9a、各光導電体に並列に接続したコンデンサ1b、2b、...9bからなっている。30はシフトレジスタで、スタート信号(ST)およびクロック信号(CK)を受けて動作する。31、32、...39はアナログスイッチで、充電用電源40と光電変換

素子の一方の電極間に接続し、シフトレジスタの並列出力信号によって制御され、光電変換素子への充電電流のタイミングを決定する。第5図のスイッチの状態では、1a、1bで構成される光電変換素子が信号読み取り状態にあり、その他の光電変換素子は蓄積状態にある。充電完了時には、光電変換素子は $V^+$ の電圧まで充電される。光電変換素子の他方の電極は共通に接続し、映像信号出力ライン41を構成する。本実施例は第1の実施例に比べて走査方式が異なるのみで、光電変換素子の構造、動作モードは第1の実施例と同一である。

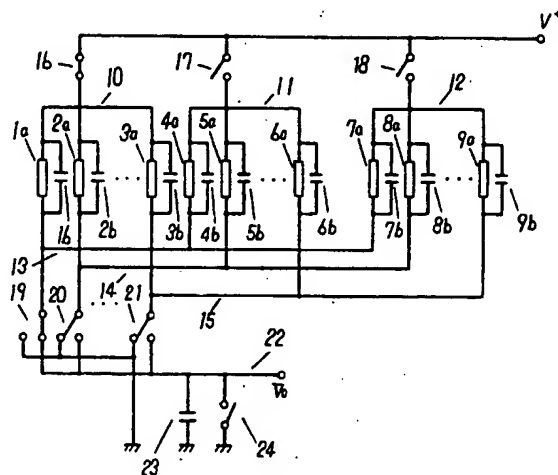
#### 発明の効果

本発明によるイメージセンサは、光電変換素子として、光電増倍効果のある光導電素子を電荷蓄積モードで動作させているため、極めて高感度である。従って、発光ダイオードのような低照度の光源の下でも、高いS/N比の信号が得られ、かつ、信号レベルが高いために出力増巾器が簡単にすることができる。

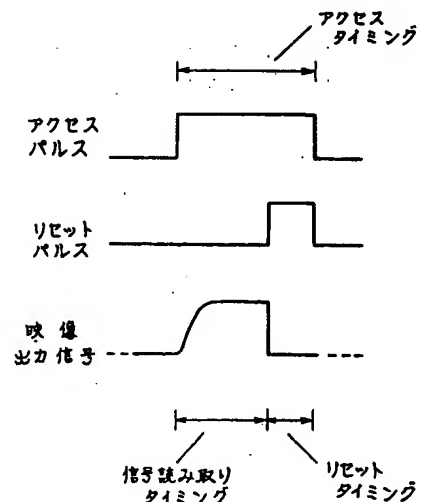
#### 4. 図面の簡単な説明

- 1a, 2a, ..., 9a... 光導電体
- 1b, 2b, ..., 9b... コンデンサ
- 10, 11, 12... 光電変換素子のアレイの共通電極
- 13, 14, 15... 光電変換素子のアレイの個別電極
- 16, 17, 18... 共通電極側のスイッチ
- 19, 20, 21... 個別電極側のスイッチ
- 22... 映像信号出力ライン
- 23... 映像信号出力ラインの寄生容量
- 24... リセットスイッチ

第1図

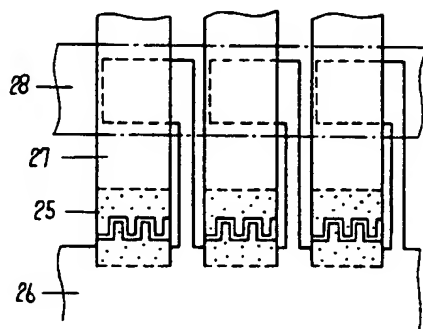


第2図



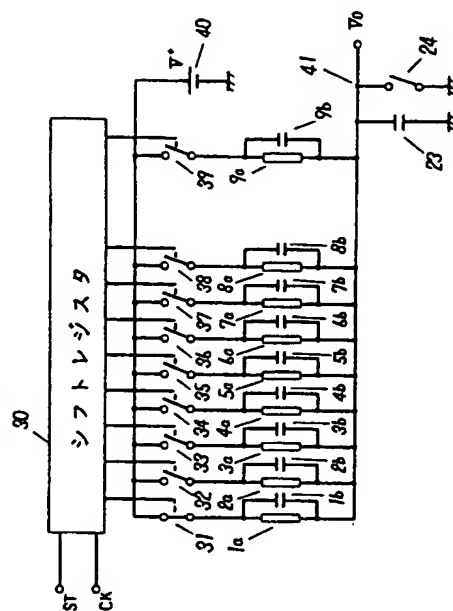
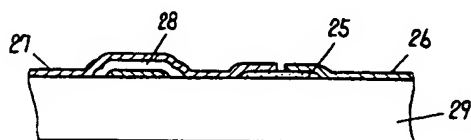
- 25 --- 光導電体膜
- 26 --- 共通電極膜
- 27 --- 個別電極膜
- 28 --- 誘電体膜

第 3 図



第 4 図

29 --- 基板



第 5 図